

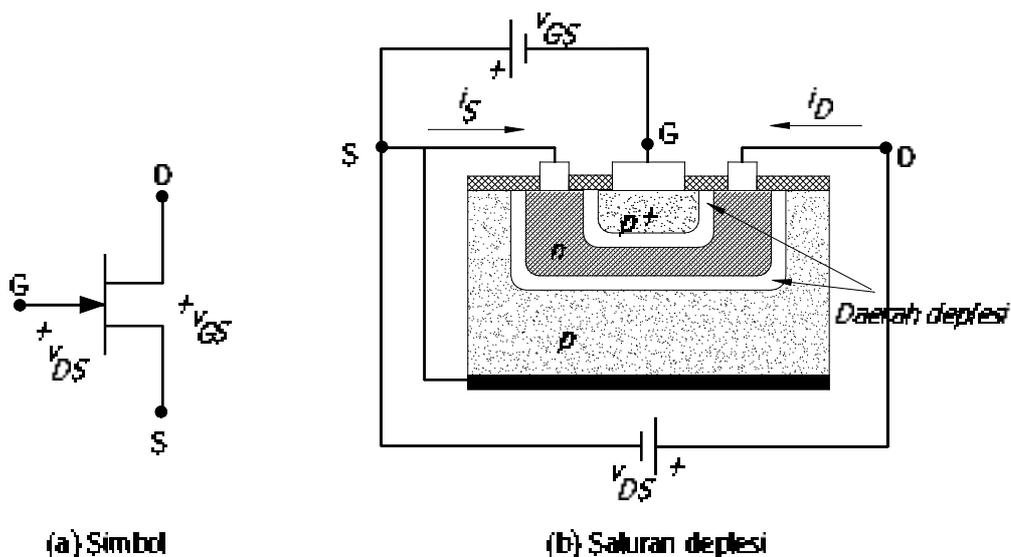
12

TRANSISTOR EFEK-MEDAN (*FIELD-EFFECT TRANSISTOR*)

12.1 Pengantar

Fungsi utama dari sebuah penguat adalah untuk menghasilkan penguatan isyarat dengan tingkat penguatan tertentu. Transistor *unipolar* dapat digunakan untuk tujuan tersebut. Piranti dimaksud dapat berupa *junction field-effect transistor* (JFET) maupun *metal-oxide semiconductor field-effect transistor* (MOSFET). Seperti halnya pada BJT pengoperasian transistor sebagai penguat tergantung pada komponen pendukung rangkaian.

Untuk FET, tegangan dengan harga dan polaritas tertentu harus diberikan pada piranti ini. Panjang maju atau mundur tidak terlalu berarti pada FET. Aliran arus melalui saluran (*channel*). Polaritas dan besarnya tegangan akan berfungsi sebagai pengontrol.



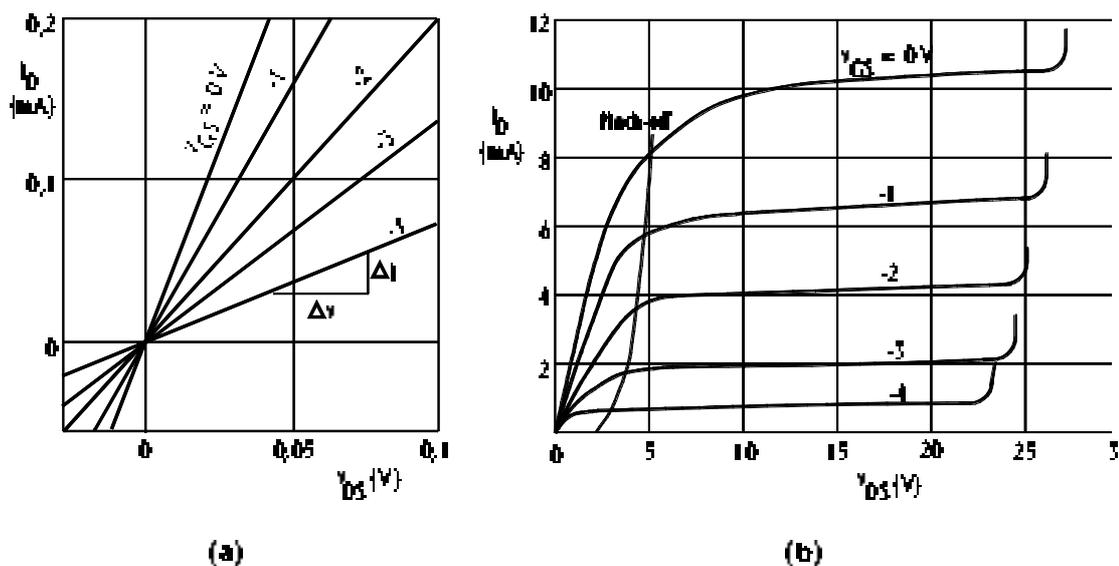
Gambar 12.1 *Depletion-Mode* JFET dengan saluran-*n*

12.2 Junction Field-Effect Transistor (JFET)

Untuk memahami pengoperasian JFET dengan skema seperti diperlihatkan pada gambar 12.1, kita harus memahami beberapa konsep sebagai berikut.

- Dibuat saluran tipis dari sumber (*source*) S ke saluran/pembuangan (*drain*) D.
- Sekeliling saluran (*channel*) berupa sambungan *p-n* dengan panjar mundur pada daerah deplesi.
- Lebar daerah deplesi akan bertambah jika tegangan sambungan dibuat lebih negatif.
- Kemampuan saluran untuk menghantar (dalam hal ini saluran-*n*) tergantung lebarnya.
- Lebar saluran dapat diubah-ubah dengan mengatur lebar daerah deplesi yaitu sepanjang sambungan panjar-mundur.
- lebar dari daerah deplesi atau kemampuan menghantar pada saluran dapat dikontrol dengan memberikan tegangan eksternal pada gerbang (*gate*) G.

Arus yang mengalir pada saluran adalah berupa pembawa muatan yang bergerak (*mobile*), yaitu dalam hal ini berupa elektron. Perhatikan bahwa tanda panah pada simbol selalu mengarah ke material tipe-*n*; dengan demikian dapat dibuat juga jenis saluran-*p*. Dengan $v_{DS} > 0$, ujung D akan positif terhadap S dan elektron akan mengalir dari S ke D atau muatan positif mengalir dari D ke S dan arus drain i_D berharga positif.



Gambar 12.2 Karakteristik *Depletion-Mode* JFET

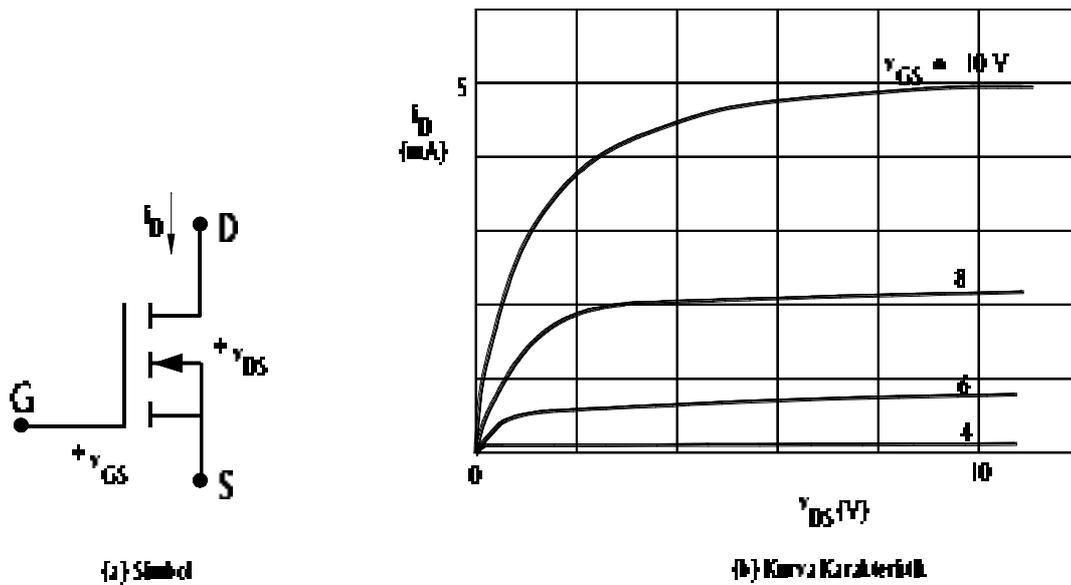
Dengan $v_{GS} = 0$ dan tegangan sangat rendah dikenakan pada D, arus yang mengalir akan berbanding lurus dengan besarnya tegangan v_{DS} . Gambar 12.2-a memperlihatkan besarnya resistansi $\Delta v / \Delta i = 0,05 / 0,0002 = 250\Omega$. Jika tegangan G-S berubah menjadi -2 V, daerah deplesi akan melebar, saluran akan menyempit, dan resistansi menjadi $\Delta v / \Delta i = 0,05 / 0,0001 = 500\Omega$. Kita melihat bahwa untuk suatu harga tegangan D-S, besarnya saluran arus dapat dikontrol melalui tegangan luar. Untuk arus yang mengalir dari D ke S, v_{DS} harus positif; untuk memberi panjar mundur sambungan *p-n* harus negatif. Gambar 12.2-a memperlihatkan karakteristik JFET untuk v_{DS} berharga rendah.

Pada tegangan yang lebih tinggi, karakteristik diperumit oleh adanya ketidak simetrian daerah deplesi. S akan lebih positif terhadap G dan D akan lebih positif terhadap S. Karenanya dekat ujung D dan saluran menjadi paling positif terhadap G, panjar mundur menjadi terbesar, dan daerah deplesi menjadi paling lebar. Dengan menurunnya v_{DS} , panjar mundur meninggi sampai kedua daerah deplesi hampir bertemu, terdapat kecenderungan untuk mencomot (“*pinch-off*”) saluran konduksi. Pada gambar 12.2-b, tegangan *pinch-off* V_p untuk $v_{GS} = 0$ adalah sekitar 5 V. Di atas *pinch-off*, kenaikan v_{DS} akan menurunkan lebar saluran, membuat “offset” kenaikan kerapatan arus akibat kenaikan tegangan D-S, dan kurva i_D akan menjadi datar.

Karena tegangan saluran-G menentukan lebar lapisan deplesi, dengan adanya tegangan negatif yang dikenakan pada G, *pinch-off* terjadi tegangan D-S yang rendah dan arus D berharga rendah. Perhatikan bahwa untuk $v_{GS} = 0$ pada gambar 12.2-b, harga $v_{DS} \cong 5$ V memberikan tegangan saluran-G sebesar 5 V dan *pinch-off* terjadi; jika $v_{GS} = -4$ V, *pinch-off* terjadi pada $v_{DS} \cong 2$ V dimana tegangan saluran-G sama dengan V_p . Di atas *pinch-off* kurva arus relatif datar sampai tegangan G-D mencapai suatu harga terjadinya patahan *avalanche*. Bagian kurva karakteristik *i-v* dimana i_D hampir tidak tergantung pada v_{DS} disebut “arus-tetap” atau “daerah jenuh” (*saturation region*).

12.3 Metal-Oxide Semiconductor Field-Effect Transistor (MOSFET).

Pada *metal-oxide semiconductor field-effect transistor* (MOSFET), lapisan tipis SiO_2 ditambahkan antara kontak G dengan saluran. Transistor *n-channel enhancement-mode* seperti disimbolkan pada gambar 12.3 menawarkan kinerja yang sangat baik.

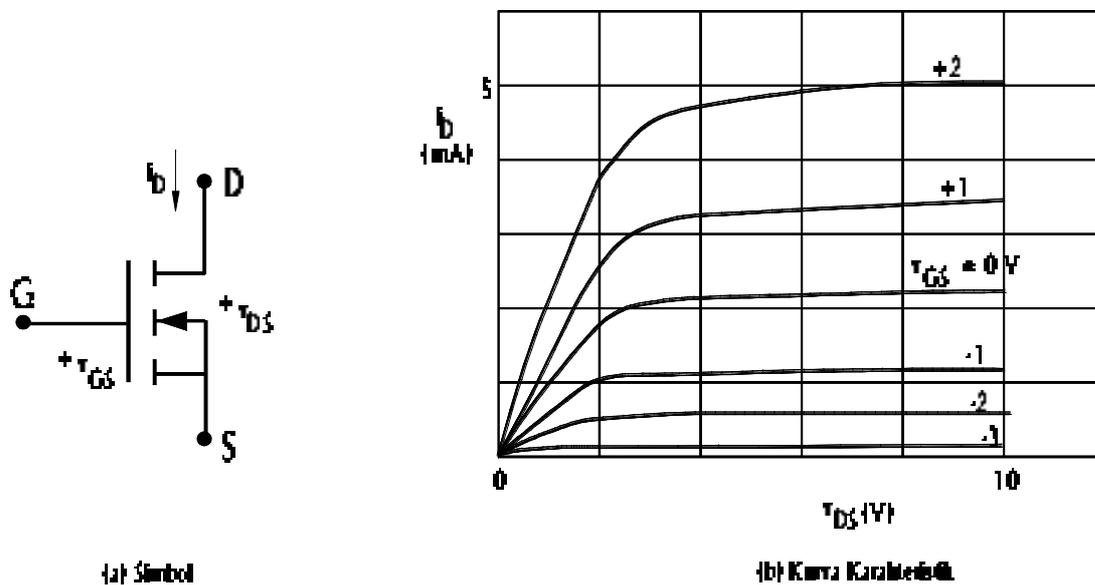


Gambar 12.3 Sebuah *n-channel enhancement-mode* MOSFET

Pada piranti ini tidak dibuat saluran; di sini saluran konduksi akibat adanya medan listrik antara G dan substrat tipe-*n*. Dengan tanpa adanya tegangan G, arus rendah mengalir melalui dua sambungan *p-n*. Dengan adanya sedikit tegangan G positif, lubang di dekat material *p* akan ditolak dan terbentuklah lapisan deplesi. Jika tegangan bertambah positif, elektron yang bergerak akan membentuk lapisan *inversion* pada permukaan material *p* dan menjadi tipe-*n*. Jika kerapatan lubang diperkecil maka elektron yang bergerak akan meningkat. Saat tegangan G mencapai harga ambang V_T (sekitar 4 V pada gambar 12.3-b), konduktivitas pada daerah tersebut telah dinaikkan (*enhanced*) dan transistor telah “dihidupkan” (*turned on*) dan arus siap mengalir dari D ke S.

Arus D tidak proporsional terhadap besarnya v_{DS} . Saat tegangan pada ujung D dari saluran menjadi lebih positif, secara efektif tegangan G terhadap saluran dan medan listrik yang terjadi akan menurun. Arus listrik pada lapisan inversi akan menurun.

Demikian halnya untuk piranti dengan saluran-p, dimana lubang sebagai muatan yang bergerak, juga banyak digunakan. Namun perlu diingat bahwa karena elektron lebih ringan atau mobilitas elektron lebih besar, maka diperlukan saluran yang lebih sempit pada tipe-n. Transistor saluran-n memberikan kecepatan yang lebih tinggi dan banyak digunakan untuk sistem digital dan penguat frekuensi respon tinggi.

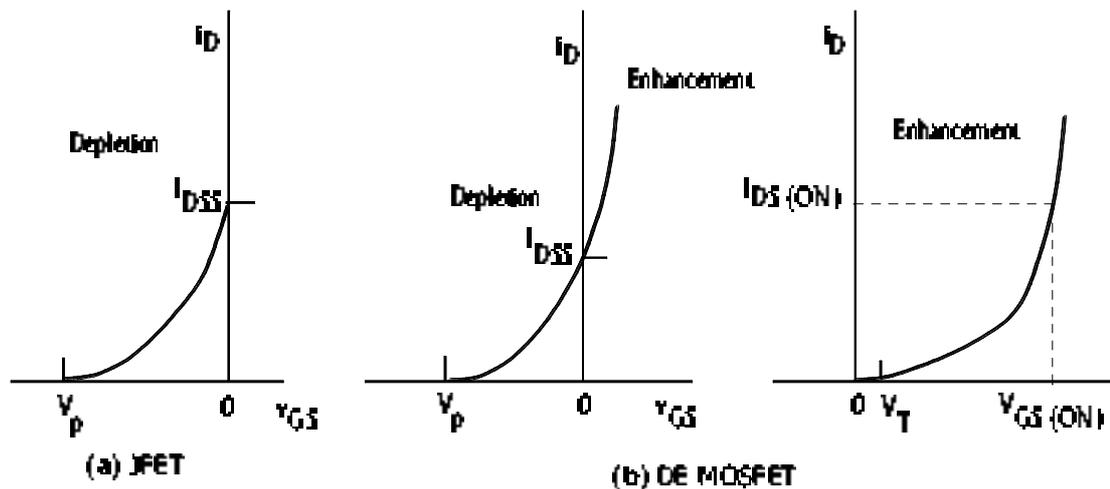


Gambar 12.4 Transistor model deplesi saluran-n atau *enhancement-mode* MOSFET

Bentuk lain dari MOSFET adalah dengan menambahkan satu lapisan tipis konduksi dengan doping rendah pada daerah saluran antara kontak konduktifitas tinggi n^+ . Pada saat $v_{GS} = 0$, maka arus D yang cukup besar akan mengalir. Kita dapat membuat saluran konduksi berupa deplesi atau *enhancement* dengan memberikan tegangan yang cukup pada G. Pada piranti dengan saluran-n, pemberian tegangan G negatif akan membuat saluran menyempit; sebaliknya tegangan positif akan membuat saluran melebar. Kurva karakteristik (gambar 12.4-b) mirip dengan JFET hanya terdapat satu tambahan kontrol tegangan positif atau negatif. Terlihat pada gambar 12.4-b bahwa tegangan *pinch-off* terjadi pada harga sekitar -4 V. Transistor jenis MOSFET ini tersedia dengan saluran jenis *n* maupun *p*.

12.4 Karakteristik Transfer

Karakteristik i - v dari FET menunjukkan bahwa arus keluaran dapat dikontrol oleh tegangan masukan, dengan demikian FET dapat digunakan sebagai “saklar” dengan tegangan sebagai pengontrol. Jika arus keluaran dilewatkan pada suatu resistor, tegangan yang terjadi mungkin akan lebih besar dibandingkan tegangan masukan, atau FET dapat digunakan sebagai “penguat”. Karena karakteristik piranti secara individu tidak dapat diketahui secara pasti, maka biasanya digunakan analisa pendekatan. Pada daerah jenuh, yaitu antara *pinch-off* atau *turn-on* dengan daerah *breakdown*, arus D (i_D) hampir tidak tergantung pada besarnya tegangan D-S (v_{DS}), dan “karakteristik transfer” yang menggambarkan hubungan antara arus keluaran dengan tegangan masukan diperlihatkan seperti pada gambar 12.5.



Gambar 12.5 Karakteristik transfer pa daerah arus-konstant untuk tiga jenis FET.

Dari analisis teori dan pengukuran praktis, dapat diperlihatkan bahwa karakteristik transfer untuk ketiga jenis FET dapat didekati berbentuk parabolik. Untuk JFET, arus D pada daerah arus-konstan adalah

$$i_D = I_{DSS} \left(1 - v_{GS} / V_p\right)^2 \quad (12.1)$$

dimana i_{DS} = arus D pada daerah arus-konstan

I_{DSS} = nilai i_{DS} dengan G terhubung langsung dengan S

V_p = tegangan *pinch-off*

Besarnya deplesi atau *enhancement* MOSFET juga digambarkan pada persamaan 12.1, dimana v_{GS} dapat berharga positif atau negatif. Untuk *enhancement* MOSFET, karakteristik transfer adalah

$$i_{DS} = K(v_{GS} - V_T)^2 \quad (12.2)$$

dimana K adalah parameter transistor dan V_T adalah tegangan *turn-on*.

Persamaan sederhana di atas sangat berguna untuk memprediksi karakteristik DC dari FET. Untuk JFET atau D-E MOSFET, pabrik pembuat piranti biasanya memberikan spesifikasi berupa nilai I_{DSS} dan $V_{GS(OFF)}$ (*gate-source cutoff voltage*), dimana ini hampir sama dengan V_p karena terjadi efek *pinch-off* yang sama antara G dengan saluran. Untuk *enhancement-only* MOSFET, pabrik akan memberikan tambahan spesifikasi berupa V_T dan secara khusus nilai $I_{DS(ON)}$ untuk suatu harga $V_{GS(ON)}$.

Karena sambungan G-S pada JFET berpanjar mundur, isyarat masukan akan berharga sangat kecil; dengan kata lain resistansi masukan berharga sangat tinggi dan diperlukan daya masukan yang kecil. Pada MOSFET atau *insulated-gate* FET, resistansi masukan dapat berharga setinggi $10^5 \Omega$.

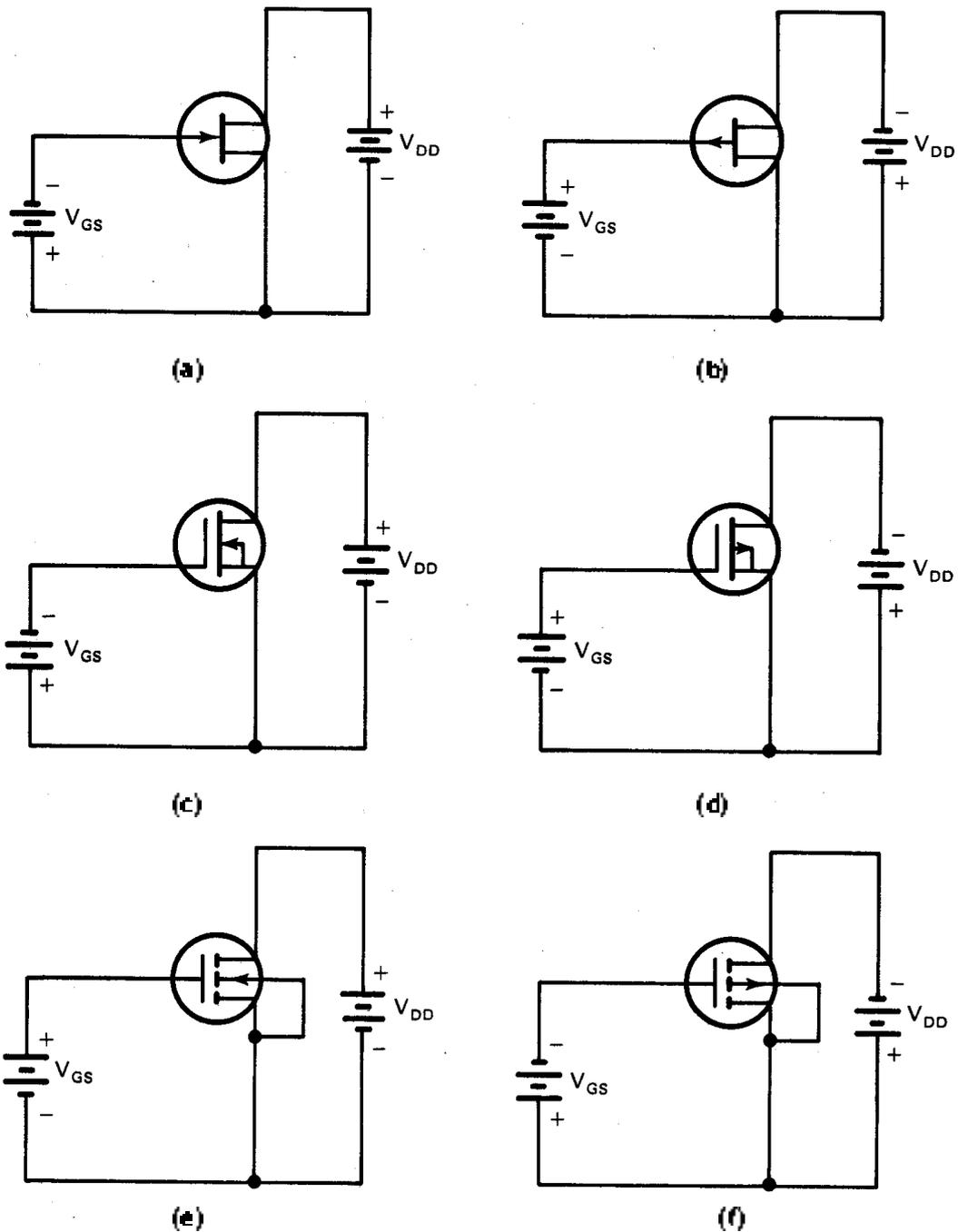
FET sangat berguna dalam sistem digital dimana ribuan unit, sebagian berfungsi sebagai resistor atau kapasitor, dapat dipabrikasi di atas sebuah chip silikon dengan biaya produksi yang murah. Keunggulan FET dibandingkan dengan transistor “bipolar” adalah pada tingkat kepadatan element dan kebutuhan daya yang rendah.

12.5 Rangkaian Dasar Penguat FET

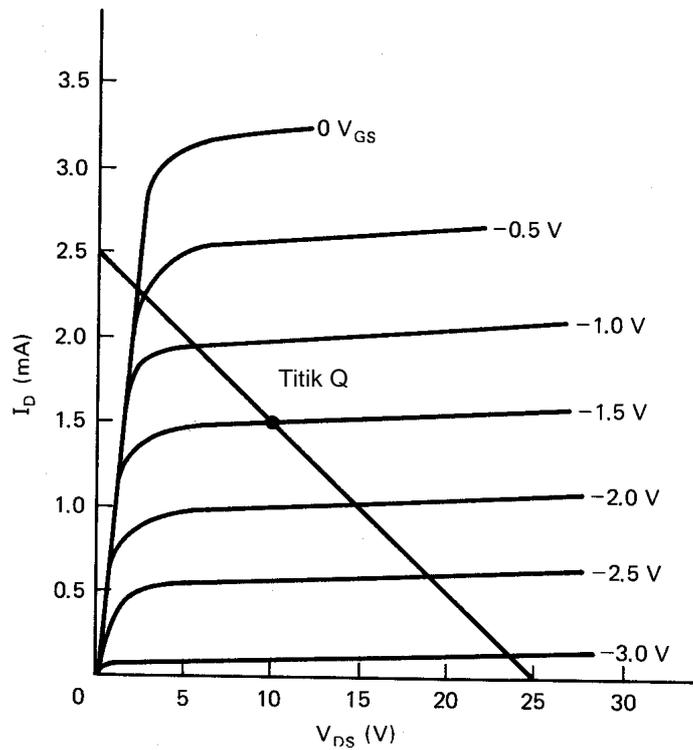
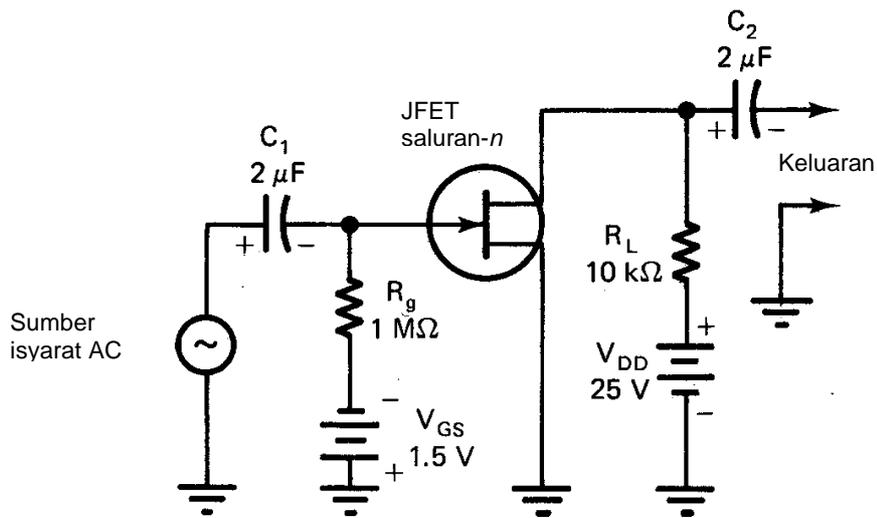
Sesuai dengan karakteristik masing-masing jenis FET, sebagai ilustrasi pemasangan tegangan dan polaritas yang diperlukan untuk berbagai jenis FET diperlihatkan pada gambar 12.5. Sebagai contoh, JFET harus mendapatkan panjar mundur pada bagian sambungan *gate-source* (G-S).

Gambar 12.6 memperlihatkan rangkaian penguat JFET saluran-*n* dalam konfigurasi sumber-bersama (*common-source*). Pada konfigurasi ini “source” S terhubung ke masukan dan keluaran. Rangkaian ini mirip dengan konfigurasi emitor bersama. V_{DD} sebagai sumber DC untuk S dan D. V_{GS} membuat panjar mundur G

terhadap S. Nilai V_{GS} menentukan titik operasi statis rangkaian. R_g bernilai sangat tinggi sehingga tidak ada arus G melewati R_g . Isyarat masukan dikenakan pada G melalui kapasitor C.



Gambar 12.5 Pemasangan tegangan pengoperasian FET: a) JFET saluran- n , b) JFET saluran- p , c) D-MOSFET saluran- n , d) D-MOSFET saluran- p , e) E-MOSFET saluran- n dan f) E-MOSFET saluran- p .



Gambar 12.7 Kurva karakteristik penguat JFET saluran-*n*.

Marilah kita lihat pengoperasian penguat JFET dalam kondisi statik dengan rangkaian seperti pada gambar 12.6 di atas. Kurva karakteristik seperti pada gambar 12.7 akan kita gunakan untuk menerangkan pengoperasian JFET ini. Pertama, perlu menentukan garis beban. Perlu diingat bahwa dua kondisi ekstrem pengoperasian diperlukan untuk menggambar garis beban. Pada JFET dua kondisi ekstrem ini adalah

saat konduksi penuh dan saat *cutoff*. Pada titik cutoff, tidak ada arus yang mengalir melalui saluran. Tegangan V_{DD} sepenuhnya akan ada pada V_{DS} . Konduksi penuh terjadi pada saat I_D maksimum mengalir lewat R_L , yaitu sebesar

$$I_D = \frac{V_{DD}}{R_L} \quad (12.3)$$

Untuk rangkaian penguat seperti pada gambar 12.6 di atas, harga I_D maksimum adalah

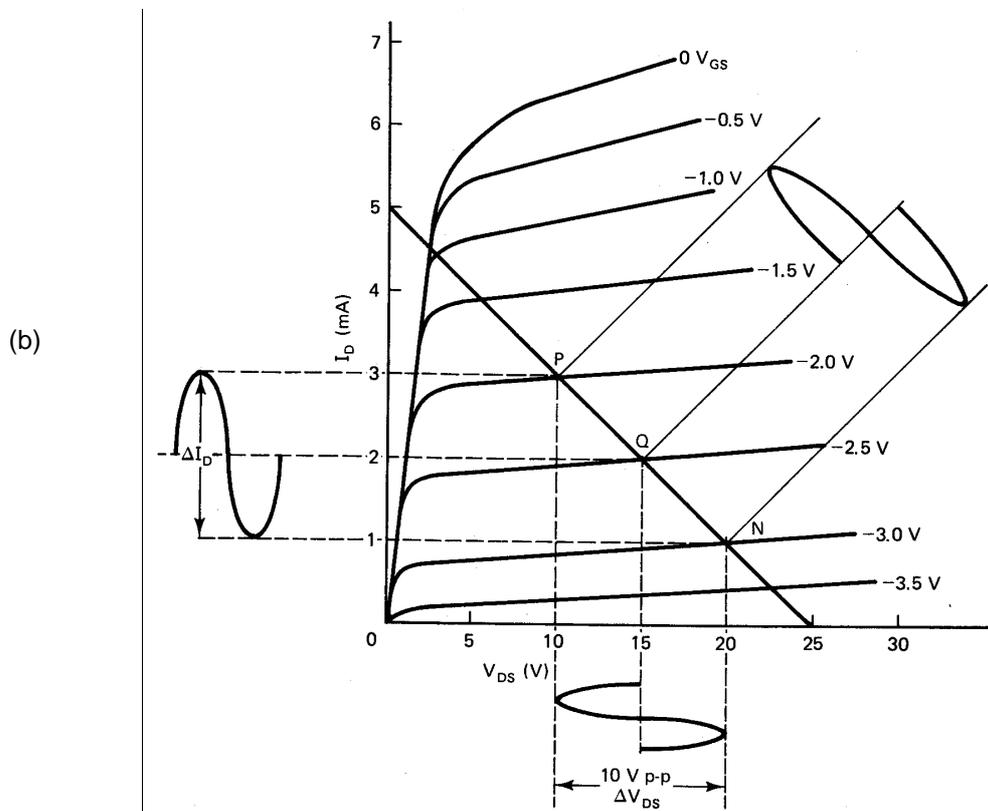
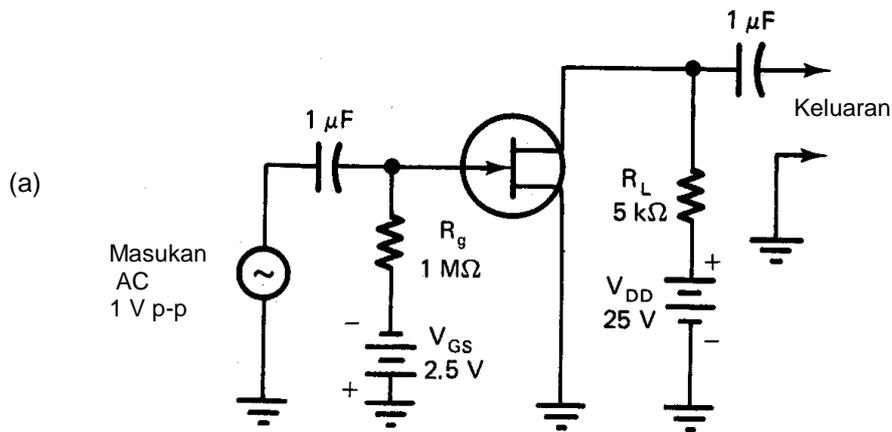
$$I_D = \frac{V_{DD}}{R_L} = \frac{25 \text{ V}}{10 \text{ k}\Omega} = 2,5 \text{ mA}$$

Dengan mengalirnya arus pada R_L , V_{DS} akan berharga nol. Dua titik ekstrem pada garis beban adalah pada $V_{DS} = 25 \text{ V}$ dengan $I_D = 0 \text{ mA}$ dan $V_{DS} = 0 \text{ V}$ dengan $I_D = 2,5 \text{ mA}$.

Dengan menggunakan garis beban dapat dilihat bagaimana respon JFET pada kondisi statik. Operasi statik terjadi saat tidak ada isyarat yang diumpankan. Untuk pengoperasian linier, penguat harus merespon di sekitar titik pusat daerah aktif. Pada rangkaian dasar di atas, V_{GS} adalah sebesar $-1,5 \text{ V}$. Titik Q pada garis beban menunjukkan titik pengoperasian.

Untuk melihat bagaimana JFET merespon pada kondisi statik, garis beban diproyeksikan dari titik Q. Dengan memproyeksikan titik Q ke sumbu vertikal didapat harga I_D , sedangkan proyeksi ke sumbu horizontal didapat V_{DS} sekitar 10 V . Ini berarti bahwa pada titik pengoperasian ini, tegangan sekitar 15 V akan berada pada R_L . Kita dapat menghitung besarnya penguatan tegangan (A_v), yaitu sebesar tegangan D-S dibagi dengan tegangan G-S. Untuk rangkaian di atas besarnya penguatan tegangan adalah

$$\begin{aligned} A_v &= \frac{V_{DS}}{V_{GS}} = \frac{10 \text{ V}}{1,5 \text{ V}} \\ &= 6,667 \end{aligned}$$



Gambar 12.8 Penguat JFET; a) Penguat saluran-*n* dan b) Kurva karakteristik

12.6 Analisis Dinamik Penguat JFET

Analisis dinamik penguat JFET bertujuan untuk melihat bagaimana piranti ini melakukan respon saat diberi isyarat AC pada masukannya (lihat gambar 12.8-a). Kita akan gunakan kurva karakteristik pada gambar 12.8-b untuk menganalisis penguat ini.

Pada kurva karakteristik nampak bahwa garis beban dan titik Q telah didapat. Seperti pada bagian sebelumnya, ini menggambarkan respon JFET pada kondisi statik.

Pada masukan diumpankan isyarat AC sebesar 1 Vp-p. Dengan adanya masukan ini titik operasi V_{GS} berubah dari -2,0 V ke -3,0 V. Untuk periode positif, V_{GS} akan bergoyang dari -2,5 V ke -2,0 V. Perubahan ini diperlihatkan oleh titik P pada garis beban. Untuk periode negatif, V_{GS} akan turun dari -2,5 V ke -3,0 V. Perubahan ini diperlihatkan oleh titik N pada garis beban. Ini berarti bahwa masukan 1 Vp-p menyebabkan V_{GS} berubah dari -2,0 V ke -3,0 V. Ini disebut sebagai nilai ΔV_{GS} .

Untuk memperlihatkan bagaimana ΔV_{GS} mengubah I_D , titik P, Q dan N pada garis beban diproyeksikan ke kiri. Perhatikan bagaimana I_D berubah dengan ΔI_D . Kenaikan atau penurunan V_{GS} menghasilkan perubahan I_D . Ini menunjukkan bahwa V_{GS} dan I_D sefase.

Proyeksi P, Q dan N ke bawah memperlihatkan bagaimana V_{DS} berubah terhadap perubahan V_{GS} . Besarnya perubahan tersebut dinyatakan sebagai ΔV_{DS} . Perhatikan bahwa kenaikan V_{GS} menyebabkan penurunan V_{DS} , ini menunjukkan bahwa keduanya berbeda fase 180° . Selisih V_{DS} dan V_{DD} akan nampak pada resistor sebagai V_{RL} .

Penguatan tegangan dari penguat JFET dapat diperoleh dari data garis beban. Untuk rangkaian di atas nampak bahwa ΔV_{GS} sebesar 1 Vp-p menghasilkan ΔV_{DS} sekitar 18 Vp-p. Dengan demikian secara jelas menunjukkan penguatan sebesar 18, dengan persamaan

$$A_v = \frac{\Delta V_{DS}}{\Delta V_{GS}} = \frac{18 \text{ Vp-p}}{1 \text{ Vp-p}} = 18$$

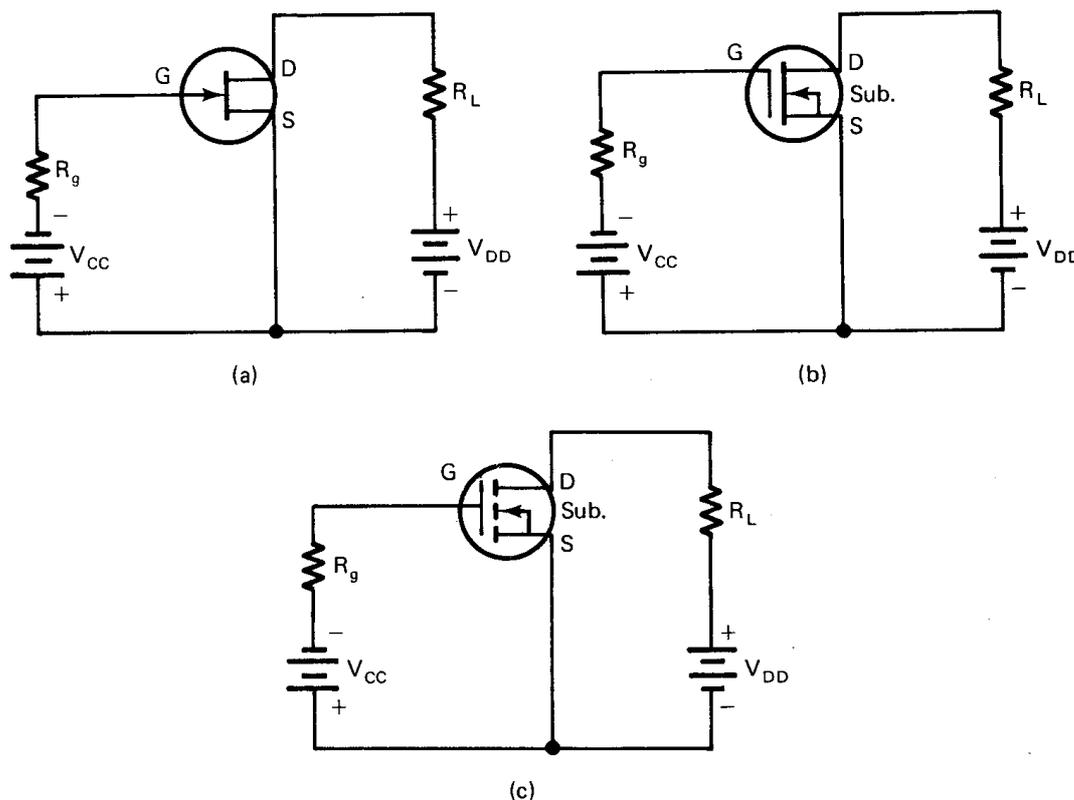
12.7 Pengoperasian Rangkaian MOSFET

Pengoperasian *D-type (depletion)* MOSFET dan *E-type (enhancement)* MOSFET sangat mirip dengan JFET. Namun demikian terdapat perbedaan dalam operasional besarnya tegangan dan polaritas yang diperlukan. Analisa garis beban kedua jenis penguat secara prinsip adalah sama. Gerbang G mempunyai resistansi sangat tinggi. Arus yang

mengalir pada saluran dikontrol oleh besarnya tegangan dan polaritas isyarat G. Satu perbedaan yang perlu diperhatikan adalah untuk D-MOSFET yang biasanya diberi panjar pada titik V_{GS} nol. Isyarat AC akan menyebabkan V_{GS} berubah-ubah di atas dan di bawah harga nol. Perlu selalu diingat bahwa semua FET adalah piranti yang sensitif terhadap tegangan. Piranti ini hanya menghasilkan penguatan tegangan.

12.8 Metode Pemasangan Panjar pada FET

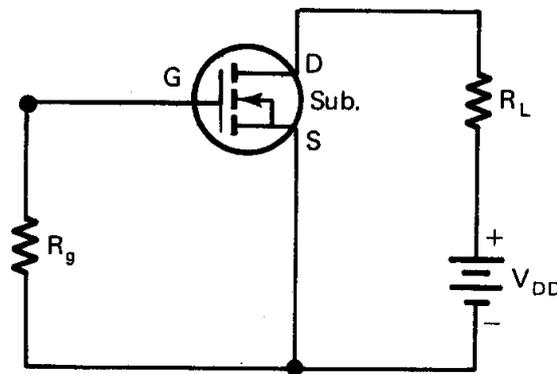
Pengoperasian panjar FET berupa tegangan DC pada G terhadap S, yaitu berupa tegangan V_{GS} yang sesuai. Dengan memilih tegangan yang sesuai, transistor dapat dioperasikan pada titik Q sesuai dengan keinginan kita. Tegangan V_{DD} yang diberikan pada S-D biasanya bukan dipertimbangkan sebagai tegangan panjar. Masing-masing jenis FET memerlukan prosedur panjar yang berbeda. Berikut ini kita pelajari jenis panjar pada FET.



Gambar 12.9 Metode pemberian panjar tetap: a) JFET saluran- n , b) D-MOSFET saluran- n dan c) E-MOSFET saluran- n .

12.8.1 Panjar Tetap

Cara yang paling sederhana untuk memberi panjar pada FET adalah dengan memasang “panjar tetap” (*fixed biasing*). Pemberian panjar ini sama baiknya untuk jenis E- atau D-MOSFET atau JFET. Pada pemberian panjar tetap, besarnya tegangan dan polaritas yang sesuai dicatu melalui baterai. Pada gambar 12.9 diperlihatkan tiga jenis FET saluran-*n*. Untuk piranti FET saluran-*p*, perhatikan pemasangan polaritas V_{CC} dan V_{DD} . Perhatikan juga bahwa tegangan V_{CC} berfungsi sebagai sumber panjar tetap untuk ketiga jenis FET.

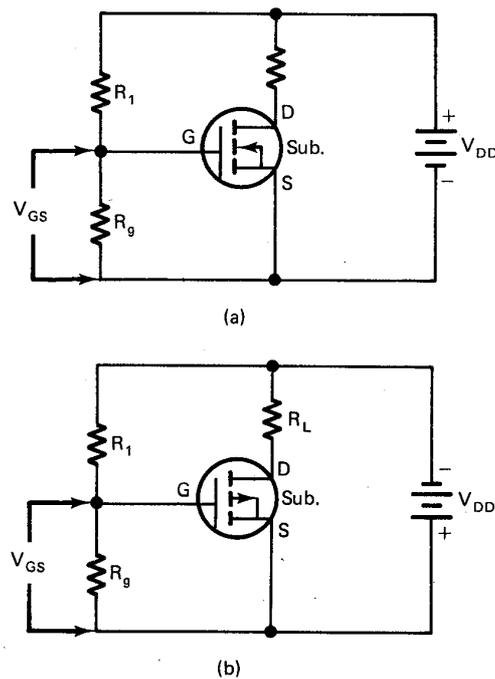


Gambar 12.10 Panjar tetap pada E- atau D-MOSFET saluran-*n*

Panjar seperti diperlihatkan pada gambar 12.10 dapat digunakan untuk jenis E-D MOSFET. Titik operasi biasanya dipilih pada $V_{GS} = 0$ V. Dalam hal ini secara khusus tidak diperlukan sumber tegangan untuk mendapatkan titik operasi, yaitu cukup dengan memasang resistor R_g yang biasanya berharga sangat tinggi.

12.8.2 Panjar Pembagi Tegangan

Pemasangan panjar dengan pembagi tegangan relatif mudah untuk diperoleh. Namun metode panjar ini hanya sesuai untuk jenis E-MOSFET. Transistor akan mempunyai V_{GS} dan V_{DD} dengan polaritas yang sama. Dengan kondisi ini, hanya diperlukan sebuah sumber tegangan. V_{GS} merupakan fraksi/bagian dari V_{DD} .



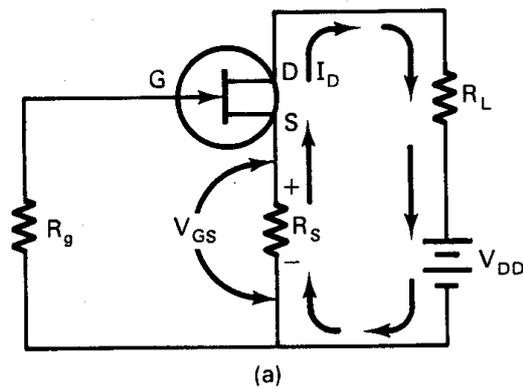
Gambar 12.11 Metode pemasangan panjar pembagi tegangan untuk E-MOSFET:
a) saluran-n dan b) saluran-p.

Seperti telah kita pahami bahwa resistor pembagi tegangan digunakan untuk mendapatkan harga tegangan yang diinginkan. Pada gambar 12.11, dipasang resistor R_1 dan R_g sebagai pembagi tegangan. Untuk kedua rangkaian, besarnya tegangan panjar adalah

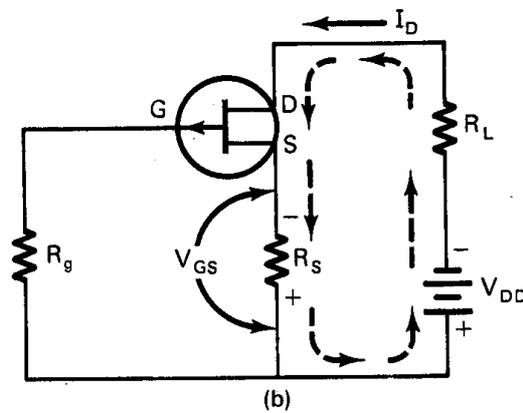
$$V_{GS} = V_{R_g} = V_{DD} \frac{R_g}{R_1 + R_g} \quad (12.4)$$

12.8.3 Panjar Mandiri

Panjar mandiri (*self-biasing*) sering disebut sebagai “panjar sumber” (*source biasing*). Arus sumber (S) dari FET digunakan untuk mendapatkan tegangan panjar, yaitu dengan memasang sebuah hambatan R_s seri dengan sumber tegangan. Arus yang mengalir lewat S-D menyebabkan terjadinya penurunan tegangan pada R_s . Polaritas tegangan yang didapat tergantung pada arah arus yang mengalir lewat R_s . Gambar 12.12 memperlihatkan panjar mandiri pada JFET saluran-p dan saluran-n. Hal yang sama dapat juga dilakukan untuk jenis penguat D-MOSFET.



(a)



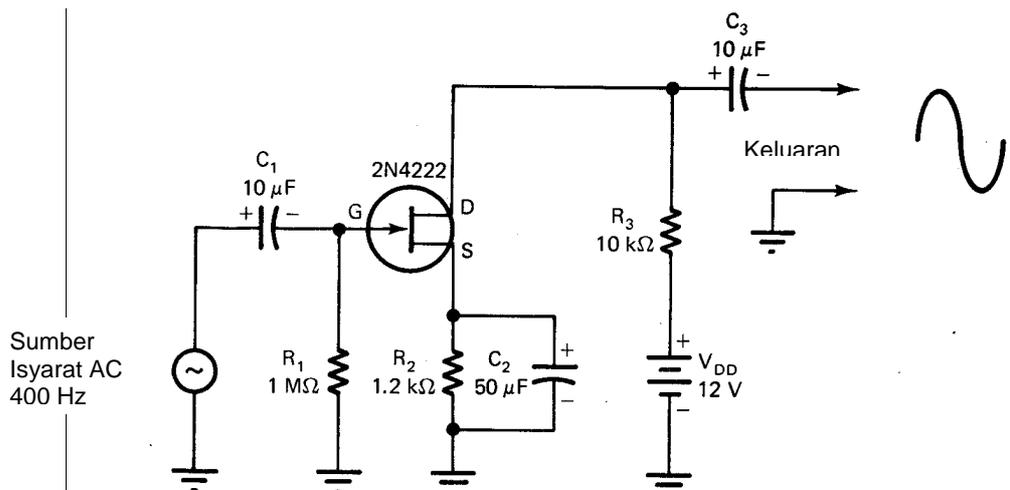
(b)

Gambar 12.12 Panjar Mandiri pada JFET: a) saluran-*n* dan b) saluran-*p*

Untuk rangkaian saluran-*n*, arus yang mengalir lewat R_s menyebabkan S sedikit lebih positif terhadap G. R_g dihubungkan dengan bagian yang lebih rendah dari R_s . Harga R_g dan I_D menentukan titik operasi panjar dari rangkaian. Perhatikan bahwa untuk jenis saluran-*p* terdapat perbedaan polaritas tegangan.

12.9 Konfigurasi Rangkaian FET

Seperti halnya BJT (*bipolar junction transistor*), FET dapat dirangkai menjadi tiga konfigurasi. Rangkaian dapat berupa konfigurasi sumber-bersama (*common-source*), gerbang-bersama (*common gate*) dan saluran-bersama (*common drain*). Untuk ketiganya berlaku, satu kawat dihubungkan dengan masukan, satu kawat dihubungkan dengan keluaran dan kawat ketiga dihubungkan ke masukan dan keluaran. Kawat ketiga ini dipakai sebagai acuan dan sering disebut sebagai “tanah” (*ground*).



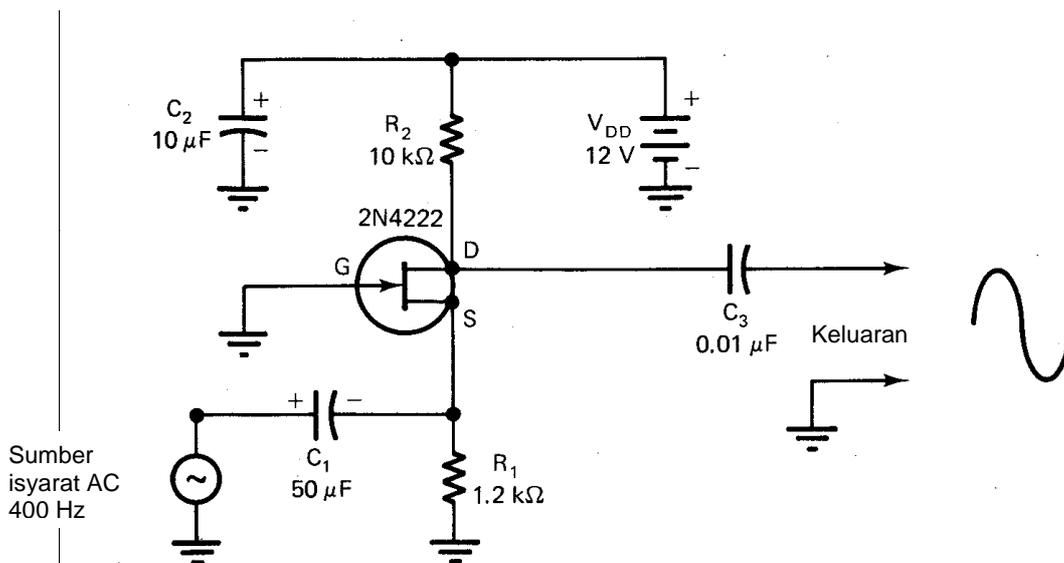
Gambar 12.13 Penguat JFET sumber bersama (*common-source*)

12.9.1 Penguat Sumber-Bersama (*Common-Source Amplifier*)

Konfigurasi sumber bersama (*common-source*) paling banyak digunakan pada penguat FET. Dalam berbagai hal konfigurasi ini mirip dengan konfigurasi emitor-bersama pada BJT. Isyarat masukan dikenakan pada G-S dan isyarat keluaran diambil dari D-S. Titik S terhubung dengan masukan dan keluaran.

Salah satu bentuk praktis rangkaian sumber bersama diperlihatkan pada gambar 12.13. Pada prinsipnya rangkaian ini sama dengan rangkaian dasar penguat JFET yang telah kita bahas sebelumnya. Pada rangkaian dapat dipasang piranti JFET, D-MOSFET atau E-MOSFET. Karakteristik rangkaian pada dasarnya sama untuk ketiga piranti tersebut.

Isyarat yang akan diproses pada sumber bersama diumpungkan pada G-S. Panjar mandiri pada rangkaian diperoleh dengan memasang resistor sumber R_2 . Tegangan ini menentukan karakteristik statik titik pengoperasian rangkaian. Tegangan isyarat yang datang akan tergabung (*superimposed*) dengan tegangan G. Ini menyebabkan tegangan G bervariasi mengikuti AC. Variasi ini akan diikuti oleh arus drain I_D . Tegangan keluaran yang diambil dari S-D akan mengalami pembalikan 180° . Penguatan tegangan adalah sebesar $A_v = V_{DS} / V_{GS}$ dengan harga sekitar 5 – 10. Impedansi masukan berharga sangat tinggi (berorde mega ohm). Impedansi keluaran relatif cukup tinggi (beberapa kilo ohm) dan pada dasarnya tidak tergantung pada harga R_L .



Gambar 12.14 Penguat JFET sumber bersama (*common-source*)

12.9.2 Penguat Gerbang-Bersama (*Common-Gate Amplifier*)

Konfigurasi gerbang-bersama (*common-gate*) dalam berbagai hal mirip dengan konfigurasi basis-bersama pada BJT. Isyarat masukan dikenakan pada S-G dan isyarat keluaran diambil dari D-G. Konfigurasi gerbang-bersama dapat digunakan sebagai penguat tegangan tetapi mempunyai penguatan arus lebih kecil dari satu. Konfigurasi ini dapat digunakan untuk piranti JFET, D-MOSFET atau E-MOSFET.

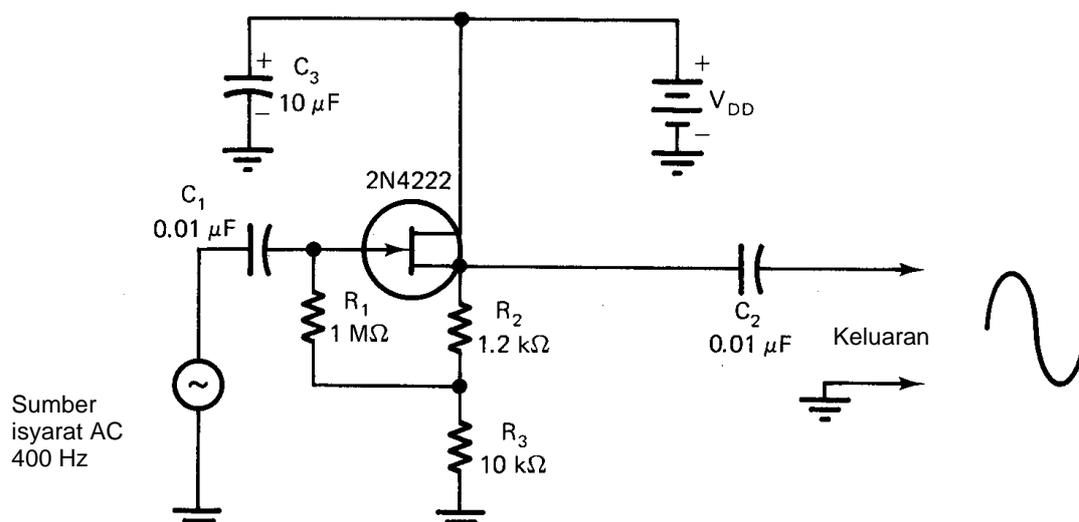
Salah satu bentuk praktis rangkaian gerbang-bersama diperlihatkan pada gambar 12.14. Pada rangkaian ini digunakan penguat JFET. Panjar mandiri pada rangkaian diperoleh dengan memasang resistor sumber R_1 . Tegangan ini menentukan karakteristik statik titik pengoperasian rangkaian. Isyarat masukan dikenakan pada R_1 melalui C_1 . Variasi yang terjadi pada isyarat masukan menyebabkan perubahan pada tegangan S. Pada periode positif isyarat masukan akan membuat S semakin positif, ini akan membuat I_D semakin negatif. Demikian halnya pada saat periode isyarat masukan negatif, akan terjadi kenaikan I_D . Penurunan tegangan pada R_2 akan mengalami kenaikan atau penurunan mengikuti masukan. Dengan kata lain isyarat masukan sefase dengan isyarat keluaran.

Penguat gerbang-bersama mempunyai karakteristik yang agak spesifik. Besarnya penguatan tegangan relatif lebih rendah dibandingkan penguat sumber-bersama, yaitu berharga sekitar 2 -5. Penguat ini memiliki impedansi masukan yang sangat rendah (sekitar 200 – 1500 Ω) dan impedansi keluaran sedang (sekitar 5 – 15 k Ω). Konfigurasi ini banyak dipakai untuk penguat isyarat frekuensi radio (RF).

12.9.3 Penguat Saluran-Bersama (*Common-Drain Amplifier*)

Penguat saluran-bersama mempunyai isyarat masukan yang dikenakan pada G dan isyarat keluaran diambil dari S. D terhubung baik dengan masukan maupun dengan keluaran. Penguat ini juga disebut sebagai pengikut-saluran (*drain follower*) dan memiliki karakteristik mirip dengan rangkaian pengikut emitor pada transistor BJT.

Gambar 12.15 memperlihatkan bentuk praktis rangkaian saluran-bersama dengan menggunakan JFET saluran-*n*. Konfigurasi ini memiliki impedansi masukan yang sangat tinggi dengan memasang R_1 . Titik operasi transistor ditentukan oleh R_2 . Pada rangkaian ini, resistor R_3 telah digeser dari D ke S. Kombinasi resistor R_2 dan R_3 membentuk hambatan beban dan akan menjadi impedansi keluaran.



Gambar 12.15 Penguat JFET saluran-bersama (*common-drain*)

Saat isyarat masukan AC diumpankan ke G, maka akan terjadi perubahan tegangan G. Titik operasi DC ditentukan oleh resistor R_2 . Pada periode positif isyarat masukan, akan membuat G negatif. Ini akan membuat saluran- n menjadi semakin konduktif. Dengan bertambahnya arus yang melewati R_3 dan R_2 , maka S akan berubah/bergoyang positif. Demikian sebaliknya pada saat periode isyarat masukan negatif, akan membuat saluran- n menjadi kurang konduktif.

Penguat saluran-bersama banyak digunakan sebagai piranti penyesuai impedansi (*impedance-matching*), yaitu untuk menyambung rangkaian dengan beban impedansi tinggi dengan rangkaian dengan beban impedansi rendah.